



ALDEC®

THE DESIGN VERIFICATION COMPANY

www.aldec.com

Join Aldec FPGA Teams for summer internships in Krakow

Learn DSP Techniques with GNU Radio
Get familiar with RISC-V
Learn FPGA toolchain
Prepare for FPGA Hackathon

 RISC-V®

 GNU Radio
THE FREE & OPEN SOFTWARE RADIO ECOSYSTEM

 HES™
Embedded Simulation



Office location:
Trockiego 22
30-394 Krakow



www.aldec.com

Plan Praktyk Studenckich Na Rok 2020

ŚCIEŻKA DSP:

Tematyka:

- Modelowanie w GNU Radio systemów DSP
- Implementacja zamodelowanego systemu w VHDL/Verilog
- Uruchomienie zaimplementowanego systemu w FPGA

Rozwijane Umiejętności:

- Znajomość technik DSP
- Znajomość języków opisu sprzętu tj. VHDL lub Verilog
- Znajomość technik implementacji i weryfikacji projektów dla FPGA
- Znajomość układów FPGA

ŚCIEŻKA EDA (TWORZENIE NARZĘDZI DO PROJEKTOWANIA I WERYFIKACJI):

Tematyka:

- Utworzenie interfejsu pomiędzy GNU Radio a symulatorem HDL i uruchomienie ko-symulacji
- Podłączenie karty PCIe z FPGA do GNU Radio oraz uruchomienie symulacji w pętli z rzeczywistym sprzętem
- Wdrożenie zaimplementowanych narzędzi w zespole DSP na potrzeby implementacji i weryfikacji projektów FPGA

Rozwijane Umiejętności:

- Znajomość języków programowania C/C++
- Znajomość języków opisu sprzętu tj. VHDL lub Verilog
- Znajomość interfejsów symulatora VHPI/PLI
- Tworzenie i uruchamianie aplikacji działającej w pętli z rzeczywistym sprzętem
- Znajomość FPGA oraz magistrali AXI



www.aldec.com —————

Plan Praktyk Studenckich Na Rok 2020

ŚCIEŻKA RISC-V:

Tematyka:

- Symulacja różnych implementacji HDL procesorów RISC-V
- Rozbudowa testbench'a dla RISC-V z wykorzystaniem SystemVerilog UVM
- Integracja modelu ISS (Instruction Set Simulator) z testbenchem UVM
- Implementacja tranzaktorów zgodnie ze standardem SCE-MI
- Uruchomienie symulacji testbenchem w symulatorze oraz procesorem RISC-V w FPGA

Rozwijane Umiejętności:

- Znajomość architektury procesora RISC-V
- Znajomość języka SystemVerilog
- Zapoznanie z nowoczesną metodologią weryfikacji na bazie UVM
- Poznanie standardu Accellera SCE-MI oraz jego wykorzystanie do tworzenia elementów testbench'a przystosowanego do emulacji
- Wykorzystanie techniki emulacji do weryfikacji projektów

Zgłoś się mailowo:
praca@alatek.com.pl

Miejsce wykonywania praktyk:
ul. Trockiego 22, 30-394 Kraków